

INGÉNIEUR/DÉVELOPPEUR FPGA

Description de l'entreprise

Systèmes & Logiciels MANNARINO Inc. est un leader dans la fourniture de services d'ingénierie reliés à la conception, vérification et certification de systèmes, de matériel et de logiciels à sécurité critique dans les domaines de l'aérospatiale, la défense, la simulation et la génération de puissance. Nous travaillons pour plusieurs des grands acteurs dans leur domaine respectif permet à nos employés de faire partie de projets de développement des plus stimulants. Cet environnement de travail permet à nos équipes d'être à la fine pointe des avancées technologiques, en élargissant continuellement leurs expertises et en perfectionnant leurs compétences en vue de combler les besoins grandissants du marché des hautes technologies.

La culture chez MANNARINO est axée sur la qualité, le professionnalisme et le travail d'équipe au sein d'une atmosphère fortement respectueuse et motivante, orientée vers la croissance à long terme de notre entreprise.

En tant que membre de notre équipe, vous bénéficierez :

- d'une gamme complète d'assurance collective et un plan RÉER collectif;
- d'une politique d'horaire flexible avec primes pour les heures supplémentaires et le travail hors-site;
- d'une prime discrétionnaire;
- d'un remboursement des frais de conditionnement physique;
- ainsi que d'autres avantages, tels que des dîners hebdomadaires par un traiteur de même que des boissons chaudes à volonté (expresso, café, chocolat chaud, thé);
- sorties régulières avec les membres de l'équipe.

MANNARINO est une petite entreprise (PME) privée.

[Nommée parmi les meilleurs Employeurs PME du Canada en 2015 et en 2016.](#)

Opportunité de carrière et rôle/responsabilité du poste

Nous recherchons actuellement un ingénieur/développeur FPGA afin de travailler au développement et à la vérification de systèmes embarqués destinés à des applications aéroportées développées selon la norme aérospatiale RTCA/DO-254. Le poste est situé à Montréal.

Les responsabilités principales du poste à pourvoir incluent :

- la définition des requis matériels
- le développement et/ou la modification de code VHDL/Verilog
- le développement de procédures de test
- le développement de script de tests VHDL/Verilog/SystemVerilog UVM
- la vérification du design
- la production de toute la documentation DO-254 associée

Le candidat sera potentiellement en contact avec des clients. Il devra savoir travailler de manière autonome et en équipe, et ce sur plusieurs projets en même temps. De plus, d'excellentes aptitudes relationnelles seront nécessaires.

Compétences requises

- Baccalauréat d'une institution accréditée en science informatique ou dans un domaine d'ingénierie connexe.
- Expérience en conception et simulation de FPGA
- Connaissance des environnements de développement FPGA (Microsemi Libero, Xilinx Vivado, ModelSim)
- Connaissance des langages VHDL et/ou Verilog
- Bonne aptitude au diagnostic des anomalies
- Excellentes aptitudes relationnelles.
- Faire preuve d'auto-motivation
- Capacité à œuvrer dans un environnement structuré

Atouts

- Connaissance de SystemVerilog UVM
- Connaissance des normes RTCA/DO-254 ou RTCA/DO-178
- Expérience en programmation orientée objet

Autres exigences

- Être à l'aise avec MS Office.
- Capacité de bien s'exprimer en français et en anglais (communication orale et écrite)
- Apte à effectuer des voyages occasionnels chez les clients (normalement en Amérique du Nord).
- Doit être admissible à travailler au Canada

Expérience

- Postes juniors et séniors disponibles

Chez Mannarino, nous croyons que la passion et le désir d'apprendre sont essentiels. La diversité des idées et des expériences mène à des solutions innovantes et à la créativité. C'est pourquoi nous aimerions encourager toutes les personnes intéressées à postuler.

**Veillez envoyer votre candidature par
courriel : rh@mss.ca**

*L'utilisation du masculin est uniquement afin d'alléger le texte.
Nous souscrivons au principe d'équité en emploi.
Toutes les demandes d'emploi seront traitées avec la plus stricte confidentialité.*
